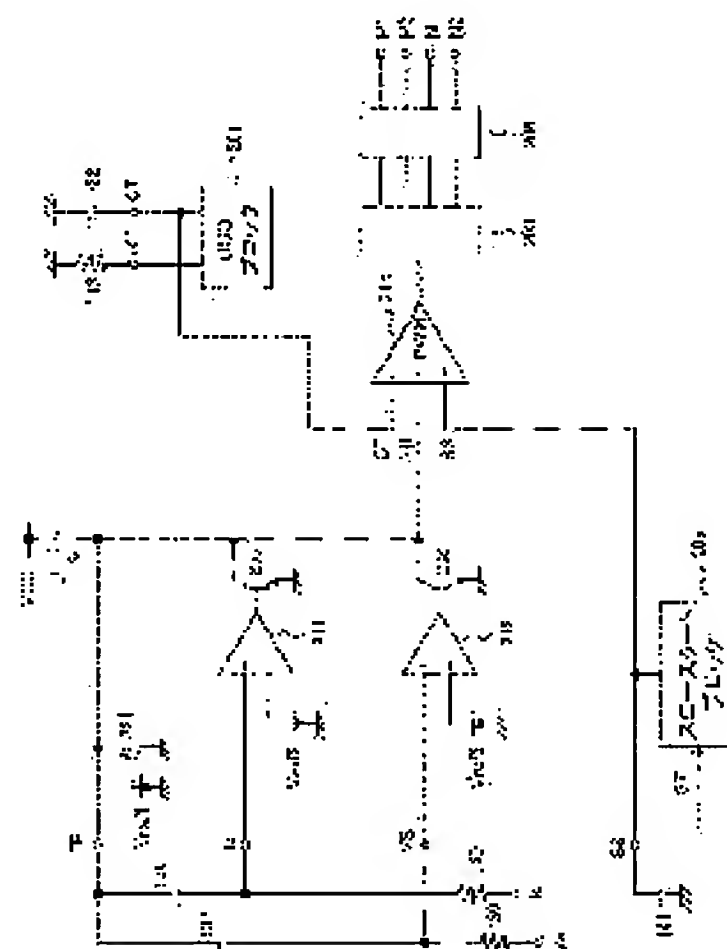


(11)Publication number : 2004-166445
(43)Date of publication of application : 10.06.2004

(21)Application number : 2002-331945 (71)Applicant : ROHM CO LTD
(22)Date of filing : 15.11.2002 (72)Inventor : FUKUMOTO KENICHI
FUJITA HIROYUKI

(57)Abstract:

SOLUTION: A common slow start control circuit is provided for the constant voltage control and the constant current control in an inverter circuit for driving the load such as CCFL, thus conducting slow start of PWM control in common.



(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-166445

(P2004-166445A)

(43) 公開日 平成16年6月10日(2004.6.10)

(51) Int. Cl. ⁷	F 1	テーマコード (参考)
H 0 2 M 7/48	H 0 2 M 7/48 M	3 K 0 7 2
H 0 2 M 3/28	H 0 2 M 7/48 L	5 H 0 0 7
H 0 5 B 41/24	H 0 2 M 3/28 B	5 H 7 3 0
	H 0 5 B 41/24 D	
	H 0 5 B 41/24 G	
審査請求 未請求 請求項の数 5 O L (全 13 頁)		

(21) 出願番号	特願2002-331945 (P2002-331945)	(71) 出願人	000116024
(22) 出願日	平成14年11月15日 (2002.11.15)		ローム株式会社
			京都府京都市右京区西院溝崎町21番地
		(74) 代理人	100083231
			弁理士 紋田 誠
		(74) 代理人	100112287
			弁理士 逸見 輝雄
		(72) 発明者	福本 憲一
			京都市右京区西院溝崎町21番地 ローム株式会社内
		(72) 発明者	藤田 浩幸
			京都市右京区西院溝崎町21番地 ローム株式会社内

最終頁に続く

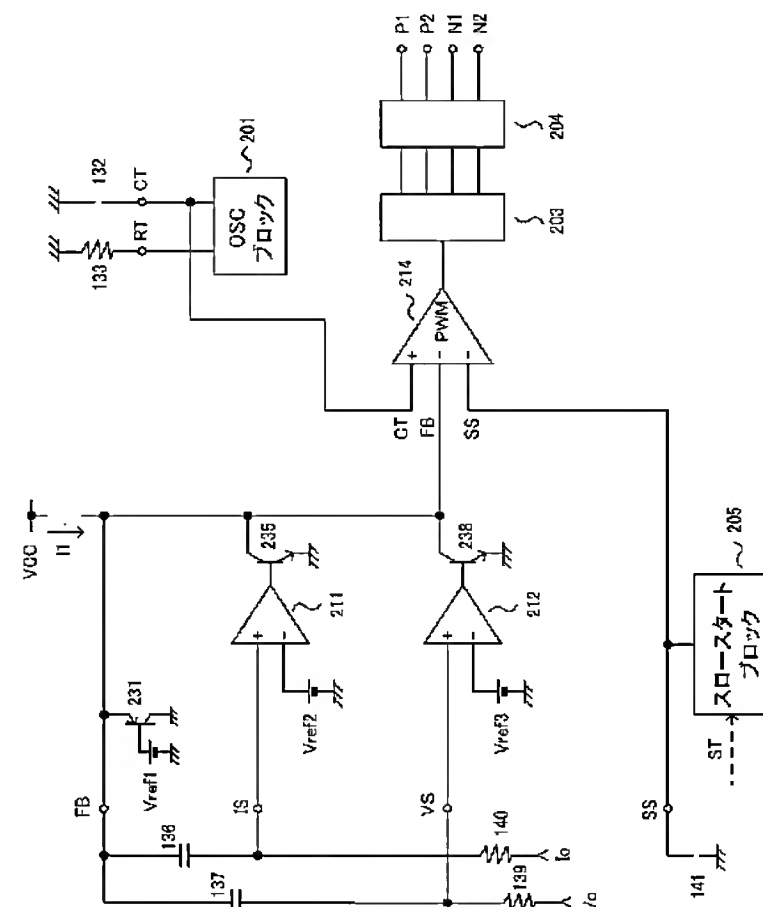
(54) 【発明の名称】 直流-交流変換装置、及びそのコントローラIC

(57) 【要約】

【課題】 二次巻線が負荷に接続される変圧器の一次巻線に半導体スイッチ回路を設け、この半導体スイッチ回路の各スイッチをPWMにより定電流制御及び定電圧制御するインバータにおいて、起動時の過大電圧や、突入電流を抑制すること。

【解決手段】 C C F Lなどの負荷を駆動するインバータ回路における、定電圧制御及び定電流制御用に、共通のスロースタート制御回路を設けることにより、PWM制御のスロースタートを共通に行う。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

一次巻線と少なくとも 1 つの二次巻線とを持つ変圧器と、
直流電源から前記一次巻線に第 1 方向及び第 2 方向に電流を流すための半導体スイッチ回路と、
前記二次巻線に接続された負荷に流れる電流を検出する電流検出回路と、
前記二次巻線に接続された負荷に印加される電圧を検出する電圧検出回路と、
三角波信号を発生する三角波信号発生部と、
起動時に緩やかに増加するスロースタート電圧を発生するスロースタート部と、
前記電流検出回路による電流検出信号及び前記電圧検出回路による電圧検出信号に基づく誤差信号、前記スロースタート電圧の大きさに応じてそのいずれかと前記三角波信号とを比較して P W M 制御信号を発生する P W M 制御信号発生部とを有し、
前記半導体スイッチ回路を前記 P W M 制御信号にしたがってスイッチングすることを特徴とする直流－交流変換装置。 10

【請求項 2】

前記 P W M 制御信号発生部は、前記電流検出信号を第 1 基準電圧と比較し、第 1 誤差出力を発生する第 1 誤差増幅器と、前記電圧検出信号を第 2 基準電圧と比較し、第 2 誤差出力を発生する第 2 誤差増幅器と、前記第 1 誤差出力により制御される第 1 制御素子、前記第 2 誤差出力により制御される第 2 制御素子を含んで、前記誤差信号を発生する共通化回路と、前記誤差信号、前記スロースタート信号及び前記三角波信号が入力され、前記 P W M 制御信号を発生する P W M 比較器とを有することを特徴とする、請求項 1 記載の直流－交流変換装置。 20

【請求項 3】

負荷を駆動する半導体スイッチ回路を制御するためのコントローラ I C であって、
三角波信号を発生させるための三角波信号発振回路と、
起動時に緩やかに増加するスロースタート電圧を発生させるためのスロースタート回路と、
前記負荷に流れる電流に応じた電流検出信号及び前記負荷に印加される電圧に応じた電圧検出信号に基づく誤差信号、前記スロースタート電圧の大きさに応じてそのいずれかと前記三角波信号とを比較して P W M 制御信号を発生する P W M 制御信号発生部とを有し、
前記半導体スイッチ回路を前記 P W M 制御信号にしたがってスイッチングするための駆動信号を出力することを特徴とするコントローラ I C。 30

【請求項 4】

前記 P W M 制御信号発生部は、前記電流検出信号を第 1 基準電圧と比較し、第 1 誤差出力を発生する第 1 誤差増幅器と、前記電圧検出信号を第 2 基準電圧と比較し、第 2 誤差出力を発生する第 2 誤差増幅器と、前記第 1 誤差出力により制御される第 1 制御素子、前記第 2 誤差出力により制御される第 2 制御素子を含んで、前記誤差信号を発生する共通化回路と、前記誤差信号、前記スロースタート信号及び前記三角波信号が入力され、前記 P W M 制御信号を発生する P W M 比較器とを有することを特徴とする、請求項 3 記載のコントローラ I C。 40

【請求項 5】

前記スロースタート回路と協働して前記スロースタート電圧を発生させるための外付けコンデンサを接続するスロースタート端子、前記誤差信号を帰還電圧として外部の帰還回路に出力する帰還端子を備えていることを特徴とする、請求項 4 記載のコントローラ I C。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電気機器付属の電源アダプタや、バッテリーなどの直流電源から、負荷を駆動するための交流電圧を発生する直流－交流変換装置（以下、インバータという）、及びそのコントローラ I C に関する。

【0002】

【従来の技術】

ノートパソコンの液晶モニタや、液晶テレビ受像機などの液晶ディスプレイのバックライト光源として、冷陰極蛍光灯（CCFL）が用いられるようになってきている。このCCFLは、通常の熱陰極蛍光灯とほぼ同様の高い効率と長い寿命を持っており、そして、熱陰極蛍光灯が持っているフィラメントを省いている。

【0003】

このCCFLを起動及び動作させるためには、高い交流電圧を必要とする。例えば、起動電圧は約1000Vであり、動作電圧は約600Vである。この高い交流電圧を、インバータを用いて、ノートパソコンや液晶テレビ受像機などの直流電源から発生させる。

10

【0004】

以前から、CCFL用インバータとして、ロイヤー（Royce）回路が一般的に用いられている。このロイヤー回路は、可飽和磁芯変圧器、制御トランジスタなどから構成され、そして、可飽和磁芯変圧器の非線形透磁率、制御トランジスタの非線形電流ゲイン特性により自己発振する。ロイヤー回路自身は外部クロックやドライバー回路を必要としない。

【0005】

しかし、ロイヤー回路は、基本的には一定電圧インバータであり、入力電圧や負荷電流が変化する場合には一定出力電圧を維持できない。したがって、ロイヤー回路に電力を供給するためのレギュレータを必要とする。このようなことから、ロイヤー回路を用いたインバータは、小型化が難しく、また、電力変換効率も低い。

20

【0006】

電力変換効率を高めるようにしたCCFL用インバータが提案されている（特許文献1参照）。このインバータは、変圧器の一次巻線に第1半導体スイッチを直列に接続し、直列接続された第2半導体スイッチとコンデンサを変圧器の一次巻線に並列に接続し、かつ、変圧器の二次巻線に結合コンデンサと負荷とを直列に接続する。そして、変圧器の一次側電流を制御回路に帰還し、基準電圧と比較することにより制御信号を形成し、その制御信号により、第1、第2半導体スイッチをオン・オフ制御して、負荷に所定の交流電力を供給するようにしている。

【0007】

また、4つの半導体スイッチを用いてフルブリッジ（Hブリッジ）型のCCFL用インバータが提案されている（特許文献2参照）。このインバータでは、変圧器の一次巻線に、共振用コンデンサを直列に介して、Hブリッジの出力端を接続し、変圧器の二次巻線に負荷を接続する。Hブリッジを構成する4つの半導体スイッチのうちの、第1組の2つの半導体スイッチにより変圧器の一次巻線に第1方向の電流経路を形成し、第2組の2つの半導体スイッチにより変圧器の一次巻線に第2方向の電流経路を形成する。そして、変圧器の二次巻線に流れる電流を制御回路に帰還し基準電圧と比較することにより、固定された同一パルス幅で、そのパルスの相対位置が制御された制御信号を発生して、Hブリッジの半導体スイッチに供給し、負荷への供給電力を調整している。また、変圧器の二次巻線の電圧を検出して、過電圧保護を行うようにしている。

30

40

【0008】

【特許文献1】

特開平10-50489号公報

【特許文献2】

米国特許第6259615号明細書

【0009】

【発明が解決しようとする課題】

特許文献1、2のインバータでは、定電流制御や過電圧保護を行うようにしているが、インバータの起動時に、定電流制御のループ遅延や、過電圧保護の動作遅延により、負荷であるCCFLに過大電流が流れたり、過大な電圧が印加されてしまう。この過大電流や、

50

過大な電圧によって、負荷である C C F L にストレスを与えることになり、その寿命低下の原因となっていた。また、変圧器や半導体スイッチ、電池電源などの主回路機器に、過大電流などに耐えられるものを必要としていた。

【0010】

そこで、本発明は、二次巻線が負荷に接続される変圧器の一次巻線に半導体スイッチ回路を設け、この半導体スイッチ回路の各スイッチをパルス幅変調 (P W M) して、定電流制御及び定電圧制御するとともに、起動時に定電流制御及び定電圧制御のループ遅延に関わりなく負荷に過大な突入電流が流れたり、過大電圧が印加されることを防止できる、インバータ及びそのコントローラ I C を提供することを目的とする。

【0011】

10

【課題を解決するための手段】

請求項 1 記載のインバータは、一次巻線と少なくとも 1 つの二次巻線とを持つ変圧器 T R と、直流電源 B A T から前記一次巻線に第 1 方向及び第 2 方向に電流を流すための半導体スイッチ回路 1 0 1 ~ 1 0 4 と、

前記二次巻線に接続された負荷 F L に流れる電流を検出する電流検出回路と、前記二次巻線に接続された負荷 F L に印加される電圧を検出する電圧検出回路と、三角波信号 C T を発生する三角波信号発生部と、起動時に緩やかに増加するスロースタート電圧 S S を発生するスロースタート部と、前記電流検出回路による電流検出信号 I S 及び前記電圧検出回路による電圧検出信号 V S に基づく誤差信号 F B、前記スロースタート電圧 S S の大きさに応じてそのいずれかと前記三角波信号 C T とを比較して P W M 制御信号を発生する P W M 制御信号発生部とを有し、前記半導体スイッチ回路を前記 P W M 制御信号にしたがってスイッチングすることの特徴とする。

20

【0012】

請求項 2 記載のインバータは、請求項 1 記載のインバータにおいて、前記 P W M 制御信号発生部は、前記電流検出信号 I S を第 1 基準電圧 V r e f 2 と比較し、第 1 誤差出力を発生する第 1 誤差増幅器 2 1 1 と、前記電圧検出信号 V S を第 2 基準電圧 V r e f 3 と比較し、第 2 誤差出力を発生する第 2 誤差増幅器 2 1 2 と、前記第 1 誤差出力により制御される第 1 制御素子 2 3 5、前記第 2 誤差出力により制御される第 2 制御素子 2 3 8 を含んで、前記誤差信号 F B を発生する共通化回路と、前記誤差信号 F B、前記スロースタート信号 S S 及び前記三角波信号 C T が入力され、前記 P W M 制御信号を発生する P W M 比較器 2 1 4 とを有することの特徴とする。

30

【0013】

請求項 3 記載のコントローラ I C は、負荷 F L を駆動する半導体スイッチ回路 1 0 1 ~ 1 0 4 を制御するためのコントローラ I C 2 0 0 であって、三角波信号 C T を発生させるための三角波信号発振回路 2 0 1 と、起動時に緩やかに増加するスロースタート電圧 S S を発生させるためのスロースタート回路 2 0 5 と、前記負荷 F L に流れる電流に応じた電流検出信号 I S 及び前記負荷 F L に印加される電圧に応じた電圧検出信号 V S に基づく誤差信号 F B、前記スロースタート電圧 S S の大きさに応じてそのいずれかと前記三角波信号 C T とを比較して P W M 制御信号を発生する P W M 制御信号発生部とを有し、前記半導体スイッチ回路を前記 P W M 制御信号にしたがってスイッチングするための駆動信号を出力することの特徴とする。

40

【0014】

請求項 4 記載のコントローラ I C は、請求項 3 記載のコントローラ I C において、前記 P W M 制御信号発生部は、前記電流検出信号 I S を第 1 基準電圧 V r e f 2 と比較し、第 1 誤差出力を発生する第 1 誤差増幅器 2 1 1 と、前記電圧検出信号 V S を第 2 基準電圧 V r e f 3 と比較し、第 2 誤差出力を発生する第 2 誤差増幅器 2 1 2 と、前記第 1 誤差出力により制御される第 1 制御素子 2 3 5、前記第 2 誤差出力により制御される第 2 制御素子 2 3 8 を含んで、前記誤差信号 F B を発生する共通化回路と、前記誤差信号 F B、前記スロースタート信号 S S 及び前記三角波信号 C T が入力され、前記 P W M 制御信号を発生する P W M 比較器とを有することの特徴とする。

50

【0015】

請求項5記載のコントローラICは、請求項4記載のコントローラICにおいて、前記スロースタート回路205と協働して前記スロースタート電圧SSを発生させるための外付けコンデンサ136を接続するスロースタート端子12P、前記誤差信号FBを帰還電圧として外部の帰還回路に出力する帰還端子8Pを備えていることを特徴とする。

【0016】

【発明の実施の形態】

以下、図面を参照して、本発明の直流電源から、負荷を駆動するための交流電圧を発生するインバータ、及びそのコントローラICの実施の形態について説明する。

【0017】

図1は、絶縁変圧器、フルブリッジ（Hブリッジ）のスイッチ回路を用いて、PWM制御する本発明の実施の形態に係るインバータの全体構成を示す図であり、図2は、そのためのインバータ制御用のコントローラICの内部構成を示す図である。

10

【0018】

図1において、第1スイッチであるP型MOSFET（以下、PMOS）101と第2スイッチであるN型MOSFET（以下、NMOS）102とで、変圧器TRの一次巻線105への第1方向の電流経路を形成する。また、第3スイッチであるPMOS103と第4スイッチであるNMOS104とで、変圧器TRの一次巻線105への第2方向の電流経路を形成する。これらのPMOS101、103、NMOS102、104は、それぞれボディダイオード（即ち、バックゲートダイオード）を有している。このボディダイオードにより、本来の電流経路と逆方向の電流を流すことができる。なお、ボディダイオードと同様の機能を果たすダイオードを別に設けてもよい。

20

【0019】

直流電源BATの電源電圧VCCがPMOS101、103、NMOS102、104を介して変圧器TRの一次巻線105に供給され、その2次巻線106に巻線比に応じた高電圧が誘起される。この誘起された高電圧が冷陰極蛍光灯FLに供給されて、冷陰極蛍光灯FLが点灯する。

【0020】

コンデンサ111、コンデンサ112は、抵抗117、抵抗118とともに、冷陰極蛍光灯FLに印加される電圧を検出して、コントローラIC200にフィードバックするものである。抵抗114、抵抗115は、冷陰極蛍光灯FLに流れる電流を検出して、コントローラIC200にフィードバックするものである。また、コンデンサ111は、そのキャパシタンスと変圧器TRのインダクタンス成分とで共振させるためのものであり、この共振には冷陰極蛍光灯FLの寄生キャパシタンスも寄与する。113、116、119、120は、ダイオードである。また、151、152は電源電圧安定用のコンデンサである。

30

【0021】

コントローラIC200は複数の入出力ピンを有している。第1ピン1Pは、PWMモードとバーストモードの切替端子であり、外部からそれらモードの切替及びバーストモード時のデューティ比を決定するデューティ信号DUTYが入力される。第2ピン2Pは、バーストモード発振器（BOSC）の発振周波数設定容量接続端子であり、設定用コンデンサ131が接続され、バースト用三角波信号BCTが発生する。

40

【0022】

第3ピン3Pは、PWMモード発振器（OSC）の発振周波数設定容量接続端子であり、設定用コンデンサ132が接続され、PWM用三角波信号CTが発生する。第4ピン4Pは、第3ピン3Pの充電電流設定抵抗接続端子であり、設定用抵抗133が接続され、その電位RTと抵抗値に応じた電流が流れる。第5ピン5Pは、接地端子であり、グランド電位GNDにある。

【0023】

第6ピン6Pは、第3ピン3Pの充電電流設定抵抗接続端子であり、設定用抵抗134が

50

接続され、内部回路の制御によりこの抵抗134が設定用抵抗133に並列に接続されるかあるいは切り離され、その電位SRTはグラウンド電位GNDか、第4ピン4Pの電位RTになる。第7ピン7Pは、タイマーラッチ設定容量接続端子であり、内部の保護動作の動作時限を決定するためのコンデンサ135が接続され、コンデンサ135の電荷に応じた電位SCPが発生する。

【0024】

第9ピン9Pは、抵抗140を介して、冷陰極蛍光灯FLに流れる電流に応じた電流検出信号（以下、検出電流）ISが入力され、第1誤差増幅器に入力される。第8ピン8Pは、第1誤差増幅器出力端子であり、この第8ピン8Pと第9ピン9Pとの間にコンデンサ136が接続される。第8ピン8Pの電位が帰還電圧FBとなり、PWM制御のための制御電圧になる。以下、各電圧は、特に断らない限り、グラウンド電位を基準としている。 10

【0025】

第10ピン10Pは、抵抗139を介して、冷陰極蛍光灯FLに印加される電圧に応じた電圧検出信号（以下、検出電圧）VSが入力され、第2誤差増幅器に入力される。第10ピン10Pには、コンデンサ137が第8ピン8Pとの間に接続される。

【0026】

第11ピン11Pは、起動及び起動時間設定端子であり、抵抗143とコンデンサ142により、起動信号STが遅延された信号STBが印加される。第12ピン12Pは、スロースタート（即ち、ソフトスタート）設定容量接続端子であり、コンデンサ141がグラウンドとの間に接続され、起動時に徐々に上昇するスロースタート用の電圧SSが発生する。 20

【0027】

第13ピン13Pは、同期用端子であり、他のコントローラICと協働させる場合に、それと接続される。第14ピン14Pは、内部クロック入出力端子であり、他のコントローラICと協働させる場合に、それと接続される。

【0028】

第15ピン15Pは、外付けFETドライブ回路のグラウンド端子である。第16ピン16Pは、NMOS102のゲート駆動信号N1を出力する端子である。第17ピン17Pは、NMOS104のゲート駆動信号N2を出力する端子である。第18ピン18Pは、PMOS103のゲート駆動信号P2を出力する端子である。第19ピン19Pは、PMOS101のゲート駆動信号P1を出力する端子である。第20ピン20Pは、電源電圧VCCを入力する電源端子である。 30

【0029】

コントローラIC200の内部構成を示す図2において、OSCブロック201は、第3ピン3Pに接続されたコンデンサ132と第4ピン4Pに接続された抵抗133、134により決定されるPWM三角波信号CTを発生し、PWM比較器214に供給すると共に、内部クロックを発生しロジックブロック203に供給する。

【0030】

BOSCブロック202は、第2ピン2Pに接続されたコンデンサ131により決定されるバースト用三角波信号BCTを発生する。BCT周波数は、CT周波数より、著しく低く設定される（BCT周波数<CT周波数）。第1ピン1Pに供給されるアナログのデューティ信号DUTYと三角波信号BCTを比較器221で比較し、この比較出力でオア回路239を介して、NPNトランジスタ（以下、NPN）234を駆動する。なお、第1ピン1Pにデジタルのデューティ信号DUTYが供給される場合には、第2ピン2Pに抵抗を接続しBOSCブロック202からバースト用所定電圧を発生させる。 40

【0031】

ロジックブロック203は、PWM制御信号などが入力され、所定のロジックにしたがってスイッチ駆動信号を生成し、出力ブロック204を介して、ゲート駆動信号P1、P2、N1、N2を、PMOS101、103、NMOS102、104のゲートに印加する。 50

【0032】

スロースタートブロック205は、起動信号STが入力され、コンデンサ142、抵抗143により緩やかに上昇する電圧STBである比較器217への入力とその基準電圧Vref6を越えると、比較器217の出力により起動する。比較器217の出力は、ロジックブロック203を駆動可能にする。なお、249は、反転回路である。また、比較器217の出力により、オア回路243を介してフリップフロップ（FF）回路242をリセットする。スタートブロック205が起動すると、スロースタート電圧SSが徐々に上昇し、PWM比較器214に比較入力として入力される。したがって、起動時には、PWM制御は、スロースタート電圧SSにしたがって行われる。

【0033】

なお、起動時に、比較器216は、入力が基準電圧Vref5を越えた時点で、オア回路247を介して、NMOS246をオフする。これにより、抵抗134を切り離し、PWM用三角波信号CTの周波数を変更する。なお、オア回路247には、比較器213の出力も入力される。

10

【0034】

第1誤差増幅器211には、冷陰極蛍光灯FLの電流に比例した検出電流ISが入力され、基準電圧Vref2（例、1.25v）と比較され、その誤差に応じた出力により、定電流源I1に接続されたNPN235を制御する。このNPN235のコレクタは第8ピン8Pに接続されており、この接続点の電位が帰還電圧FBとなり、PWM比較器214に比較入力として入力される。

20

【0035】

PWM比較器214では、三角波信号CTと、帰還電圧FBあるいはスロースタート電圧SSの低い方の電圧とを比較して、PWM制御信号を発生し、アンド回路248を介してロジックブロック203に、供給する。起動終了後の定常状態では、三角波信号CTと帰還電圧FBとが比較され、設定された電流が冷陰極蛍光灯FLに流れるように自動的に制御される。

【0036】

なお、第8ピン8Pと第9ピン9Pとの間には、コンデンサ136が接続されているから、帰還電圧FBは滑らかに増加あるいは減少する。したがって、PWM制御はショックなく、円滑に行われる。

30

【0037】

第2誤差増幅器212には、冷陰極蛍光灯FLの電圧に比例した検出電圧VSが入力され、基準電圧Vref3（例、1.25v）と比較され、その誤差に応じた出力により、ダブルコレクタの一方が定電流源I1に接続されたダブルコレクタ構造のNPN238を制御する。このNPN238のコレクタはやはり第8ピン8Pに接続されているから、検出電圧VSによっても帰還電圧FBが制御される。なお、帰還電圧FBが基準電圧Vref1（例、3v）を越えると、PNPトランジスタ（以下、PNP）231がオンし、帰還電圧FBの過上昇を制限する。

【0038】

比較器215は、電源電圧VCCを抵抗240、241で分圧した電圧と基準電圧Vref7（例、2.2v）とを比較し、電源電圧VCCが所定値に達した時点でその出力を反転し、オア回路243を介してFF回路242をリセットする。

40

【0039】

比較器218は、スロースタート電圧SSを基準電圧Vref8（例、2.2v）と比較し、電圧SSが大きくなるとアンド回路244及びオア回路239を介してNPN234をオンする。NPN234のオンにより、ダイオード232が電流源I2により逆バイアスされ、その結果第1誤差増幅器211の通常動作を可能にする。

【0040】

比較器219は、ダブルコレクタの他方が定電流源I3に接続されたNPN238が第2誤差増幅器212によりオンされると、その電圧が基準電圧Vref9（例、3.0v）

50

より低下し、比較出力が反転する。比較器 220 は、帰還電圧 F B を基準電圧 V r e f 1 0 (例、3.0 v) と比較し、帰還電圧 F B が高くなると、比較出力が反転する。比較器 219、220 の出力及び比較器 218 の出力の反転信号をオア回路 245 を介してタイマブロック 206 に印加し、所定時間を計測して出力する。このタイマブロック 206 の出力により、F F 242 をセットし、この F F 回路 242 の Q 出力によりロジックブロック 203 の動作を停止する。

【0041】

次に、以上のように構成されるインバータの動作、特に起動時の動作を、図 3、図 4 及び図 5 をも参照して説明する。図 3 は、図 1 及び図 2 から起動時のスロースタートに関する部分を取り出した説明用の回路図であり、図 4 はその P W M 比較器 214 の内部回路構成例を示す図であり、図 5 はスロースタートの動作を説明するための特性図である。 10

【0042】

P W M 比較器 214 は、図 4 を参照して、定電流源 I 11 の電流を電流差動する P N P トランジスタ (以下、P N P) Q 1、Q 2 と、この P N P Q 1、Q 2 と N P N トランジスタ (以下、N P N) Q 3、Q 4 とがそれぞれ直列接続されている。これら N P N Q 3、Q 4 のベース同士が接続され、N P N Q 4 のベースとコレクタとが接続されて、カレントミラー構成とされている。並列の P N P Q 5、Q 6 と定電流源 I 12 を直列に接続し、その直列接続点を P N P Q 1 のベースに接続する。また、P N P Q 7 と定電流源 I 13 を直列に接続し、その直列接続点を P N P Q 2 のベースに接続する。 20

【0043】

そして、P N P Q 5 のベースに帰還電圧 F B を、P N P Q 6 のベースにスロースタート電圧 S S を、P N P Q 7 のベースに三角波信号 C T を供給し、P N P Q 1 と N P N Q 3 との接続点から P W M 制御信号を取り出す。これにより、スロースタート電圧 S S と帰還電圧 F B の低い方の信号と三角波信号 C T とが比較され、その比較結果として、P W M 制御信号が得られる。 20

【0044】

さて、コントローラ I C 200 に電源電圧 V C C が供給されると、三角波信号発振回路である O S C ブロック 201、コンデンサ 132、抵抗 133 で構成される三角波信号発生部から、コンデンサ 132 のキャパシタンスと、抵抗 133 の抵抗値で決定される周波数の三角波信号 C T が発生される。この三角波信号 C T が、P W M 比較器 214 の (+) 入力端子に入力される。 30

【0045】

P W M 比較器 214 の 2 つの (-) 入力端子の一方に入力される帰還電圧 F B は、電源電圧 V C C が供給されて、定電流源 I 1、N P N 235、N P N 238 から構成される共通化回路により高い値 (上限値) になる。なお、この帰還電圧 F B の値は P N P 231 と基準電圧 V r e f 1 とにより、一定値に制限される。

【0046】

しかし、P W M 比較器 214 の他方の (-) 入力端子に入力されるスロースタート電圧 S S は、起動信号 S T を受けていないので零電圧である。P W M 比較器 214 は、帰還電圧 F B とスロースタート電圧 S S のうちの低い入力信号が優先されるので、まだ、P W M 比較器 214 から P W M 制御信号は出力されない。 40

【0047】

時点 t 1 において、起動信号 S T が外部からスロースタート回路であるスタートブロック 205 に供給されると、スタートブロック 205 内部の定電流源が駆動されて、その定電流がコンデンサ 141 に流れ込み始める。この定電流によってコンデンサ 141 が充電され、その充電時定数にしたがって、スロースタート電圧 S S が上昇を開始する。即ち、スロースタートが開始される。

【0048】

P W M 比較器 214 では、徐々に上昇するスロースタート電圧 S S と三角波信号 C T とが比較され、スロースタート電圧 S S の値に応じた P W M 制御信号が出力される。この P W 50

M制御信号が、ロジックブロック203、出力ブロック204を介してMOSFET101～104に供給されて、インバータ動作が行われる。

【0049】

インバータの負荷である冷陰極蛍光灯FLは、印加される電圧が所定の値になるまでは点灯しないから、スロースタートの最初の段階では出力電圧Voがスロースタート電圧SSの上昇に連れて上昇する。したがって、従来のように、上限値にある帰還電圧FBにしたがって過大な出力電圧Vo（例えば、2000～2500v）が冷陰極蛍光灯FLに印加されることがない。また、過大な出力電圧Voの印加に伴う、突入電流の発生もないから、冷陰極蛍光灯FLやインバータの主回路部品（MOSFET101～104、変圧器TR、電池BATなど）に与える損傷やストレスを著しく低減する。

10

【0050】

出力電圧Vo、出力電流Ioが検出され、その検出電圧VS、検出電流ISが第1誤差増幅器211、第2誤差増幅器212で基準電圧Vref2、基準電圧Vref3と比較され、その比較出力でNPN235、NPN238を制御する。NPN235、NPN238が制御されるようになると、帰還電圧FBが上限値から低下してくる。

【0051】

出力電圧Voが上昇し、起動電圧（約1000v）に達すると（時点t2）、出力電流Ioが流れ始めて冷陰極蛍光灯FLが点灯すると共に、出力電圧Voは動作電圧（約600v）に低下する。この時点t2においても、過大な突入電流が流れることはない。

【0052】

時点t2以後は、出力電流Ioが徐々に上昇する一方、出力電圧Voはほぼ一定の動作電圧に維持される。また、帰還電圧FBは、出力電圧Voあるいは出力電流Ioが上昇し、NPN235、NPN238が制御されるようになると、帰還用のコンデンサ136、137を介した帰還作用により、上限値から徐々に低下してくる。図5では、帰還電圧FBが時点t2から低下するように示しているが、この時点はひとつの例示である。

20

【0053】

スロースタート電圧SSが上昇すると共に、出力電流Ioが増加して帰還電圧FBが低下してくる。帰還電圧FBがスロースタート電圧SSと等しくなった時点t3において、PWM比較器214での三角波信号CTとの比較対象が、それまでのスロースタート電圧SSから帰還電圧FBに移る。これによりスロースタートが終了したことになる。

30

【0054】

この時点t3で、出力電流Ioは基準電圧Vref2で決まる所定値に一定制御される。冷陰極蛍光灯FLの明るさは、それに流れる電流により決まり、この電流を維持するためにほぼ一定の動作電圧が印加される。したがって、電圧Voは、起動時に冷陰極蛍光灯FLを点灯するために高い電圧が印加され、一旦点灯した後は低い動作電圧でよい。このため、定常状態では、帰還電圧FBは、出力電流Ioに基づいて決定されることになる。

【0055】

なお、インバータが停止した場合に、再度の起動に備えて、コンデンサ141の蓄積電荷を放電する放電回路をスタートブロック205の内部に設ける。この放電は、例えば起動信号STにより行うことができる。

40

【0056】

このようにして、冷陰極蛍光灯FLに供給される電圧Vo及び電流IoをそれぞれPWM制御する際に、スロースタートを共通に行うことにより、異常過電圧の発生や、負荷電流の増大を防ぐことができる。

【0057】

なお、第1誤差増幅器211、第2誤差増幅器212の出力を、NPN235、NPN238などの共通化回路を介することなく、PWM比較器214に直接入力するようにしてもよい。このようにする場合には、PWM比較器214の（－）入力を3入力型にし、第1誤差増幅器211、第2誤差増幅器212の反転入力端子（－）及び非反転入力端子（＋）をそれぞれ正負を逆にすると共に、コンデンサ136、コンデンサ137への帰還経

50

路をそれぞれ別々に設ければよい。

【0058】

【発明の効果】

本発明によれば、負荷に供給される電圧及び電流を、それぞれ定電圧あるいは定電流にPWM制御するインバータやそのためのコントローラICにおいて、スロースタートを共通に行うことにより、CCFLなどの負荷を起動する際に、異常過電圧の発生を抑制するとともに、負荷電流の増大を防ぐことができる。これにより、CCFLなどの負荷の寿命を長くできるとともに、変圧器、半導体スイッチ回路、電池電源などの構成要素へのストレスを軽減できる。

【0059】

また、出力電流に係る第1誤差出力と出力電圧に係る第2誤差出力とを共通化回路により共通誤差出力に集約するから、この共通誤差信号を帰還電圧として帰還する帰還経路を単一にすることができる。特に、IC外部の外付け帰還素子を用いる場合には、そのための帰還端子を少なくできる。

【0060】

また、スロースタート回路と協働してスロースタート電圧を発生させるためのコンデンサをIC外部の外付けコンデンサとすることにより、そのキャパシタンスを調整することが可能であり、負荷特性などに応じて、スロースタートの立ち上がり時間を最適に設定することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態に係るインバータの全体構成図。

【図2】図1のためのコントローラICの内部構成図。

【図3】起動時のスロースタートを説明するための回路図。

【図4】PWM比較器214の内部回路構成例を示す図。

【図5】起動時のスロースタートの動作を説明するための特性図。

【符号の説明】

T R 変圧器

F L 冷陰極蛍光灯

B A T 直流電源

101、103 P型MOSトランジスタ

102、104 N型MOSトランジスタ

P1, P2, N1, N2 ゲート駆動信号

200 コントローラIC

201 OSCブロック

203 ロジックブロック

204 出力ブロック

205 スロースタートブロック

211 第1誤差増幅器

212 第2誤差増幅器

214 PWM比較器

231 PNPトランジスタ

235、238 NPNトランジスタ

132、136、137、141 コンデンサ

133、139、140 抵抗

Vref1～Vref3 基準電圧

I1 定電流源

CT PWM用三角波信号

FB 帰還電圧

SS スロースタート電圧

IS 検出電流

10

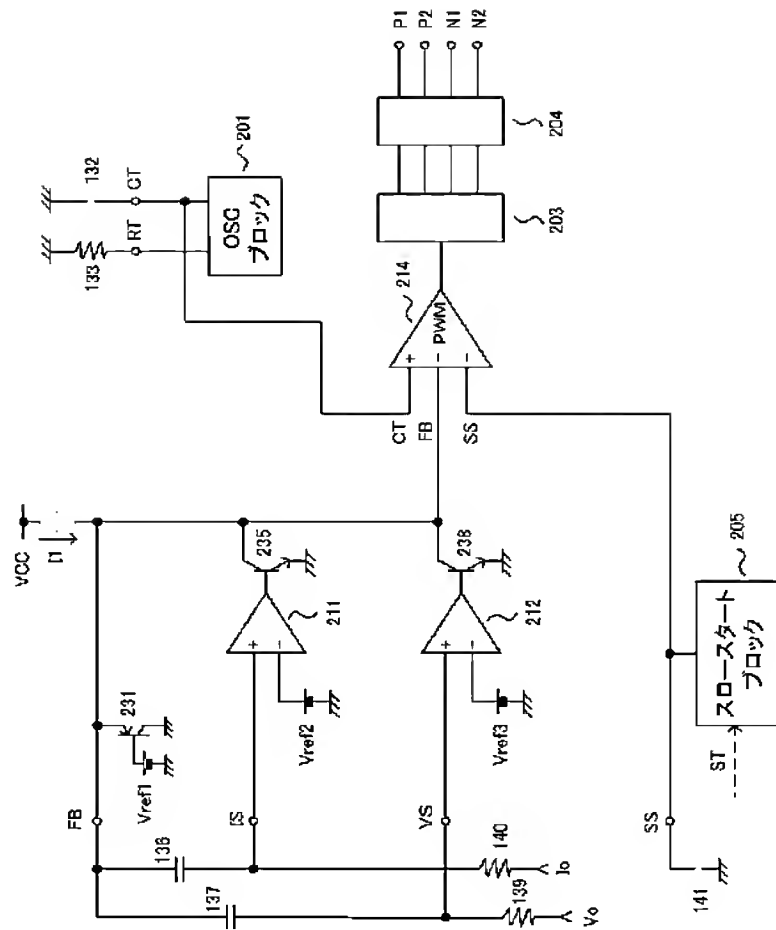
20

30

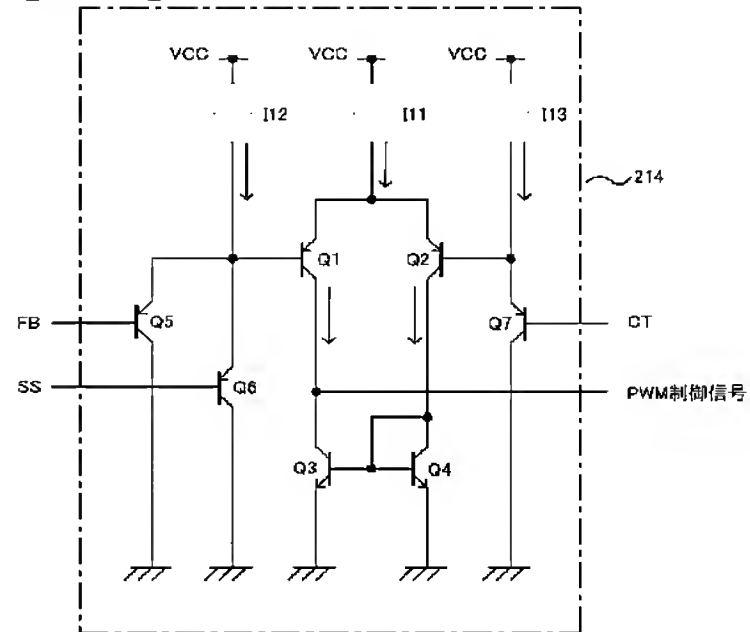
40

50

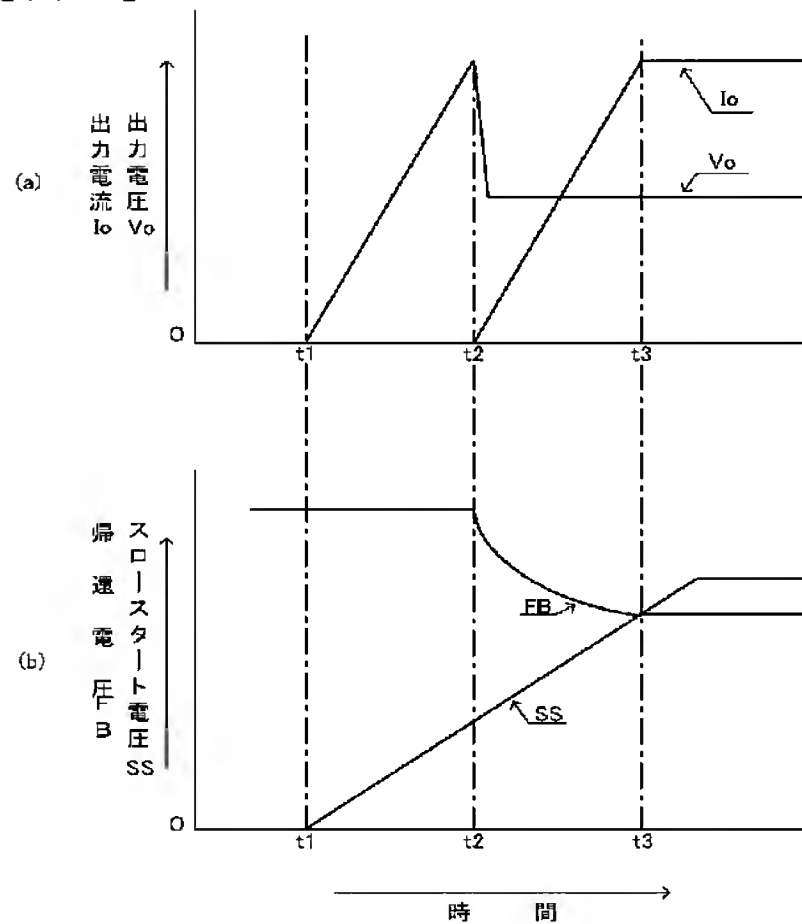
【図 3】



【図 4】



【図 5】



F ターム(参考)	3K072	AC11	BA03	BC02	DA02	DD03	DE02	DE04	EA02	EA06	EB05
		EB07	GB18	HA10							
	5H007	CA02	CB05	DA05	DB01	DC02	DC05	EA13	FA01	FA03	GA02
	5H730	AA20	AS11	BB27	DD04	EE07	FD01	FD31	FF02	FG05	XC14
		XX12	XX15								